



Translation of Japanese examined patent publication Sho 44-24968

SINGLE-ENDED PUSH-PULL AMPLIFIER

What is claimed is:

1. A single-ended push-pull amplifier characterized in that: two output transistors connected in series to each other in the forward direction are connected across a power source; a midpoint of connection between the two transistors is connected to one of input terminals of a differential amplifier; the other input terminal of the differential amplifier is connected to a voltage dividing point of a voltage divider connected across the power source; an output terminal of the differential amplifier is connected in a DC manner to a base of a drive transistor for the output transistors so as to supply a base current to the transistors.

②日本分類
98(5)A 332
98(5)A 013

日本国特許庁

①特許出願公告

昭44-24968

⑩特許公報

④公告 昭和44年(1969)10月22日

発明の数 1

(全7頁)

1

2

⑨シングルエンデットブツシユブル増幅器

②特 願 昭42-67039

②出 願 昭42(1967)10月18日

②発明者 清水郁生

東京都港区芝白金今里町101

②出願人 ソニー株式会社

東京都品川区北品川6の7の35

代表者 井深大

代理人 弁理士 伊藤貞 外1名

図面の簡単な説明

第1図は従来のシングルエンデットブツシユブル増幅器を示す接続図、第2図は本発明に依るシングルエンデットブツシユブル増幅器の一例を示す接続図、第3図はその他の例を示す接続図、第4図は本発明の説明に供する為の曲線図、第5図は本発明に依る増幅器の更に他の例を示す接続図、第6図はその説明に供する為の一部接続図である。

発明の詳細な説明

本発明は2つのトランジスタを互いに順方向に直列接続し、その接続点より出力を得、之等トランジスタを共通の駆動源より同時に駆動してブツシユブル出力を得る様にした上記シングルエンデットブツシユブル増幅器に關し、特にその出力トランジスタの接続点の電圧を電源電圧の変動に拘わらず常に電源電圧に対して所定の関係となる様にせんとするものである。

従来の各種シングルエンデットブツシユブル増幅器は例えば第1図に示す様にNPN型トランジスタ X_1 とPNP型トランジスタ X_2 とをそのエミッタを互いに接続し、その両端を電源3の両端に接続し、両トランジスタ X_1, X_2 の接続中点 P_1 を結合コンデンサ1を通じて負荷2の一端に接続し、負荷2の他端を電源の一端、図に於ては電源端子3に接続する。一方之等トランジスタ X_1, X_2 に対する駆動用トランジスタ X_3 を設け、このベースより入力端子4を導出し、このコレクタ

をバイアス素子5及び6の直列接続を通じて結合コンデンサ1及び負荷2の接続中点に接続し、エミッタをエミッタ抵抗7を通じて接地し、更にトランジスタ X_3 のコレクタ及びバイアス素子5の接続中点をトランジスタ X_2 のベースに、バイアス素子5及び6の接続中点をトランジスタ X_1 のベースに夫々接続している。トランジスタ X_1, X_2 の接続中点 P_1 を帰還用抵抗器8を通じ、更に抵抗器9を通じてトランジスタ X_3 のベースに接続し、トランジスタ X_3 に対しベースバイアスを供給すると同時に出力の一部を入力側に負帰還して回路を安定化している。抵抗器8及び9の接続中点は抵抗器10及びコンデンサ11の直列接続を通じて接地されている。

斯る増幅器に於てはエミッタ抵抗器7に於ける電圧降下、トランジスタのコレクタ直列抵抗及びベースエミッタ間バイアスの影響を一応無視すると、接続中点 P_1 の直流電圧 V_p は電源端子3の電源電圧 E_B の約1/2である事が最適の動作点となり、

負荷2に最大にして然も歪のない出力を得る事が出来る。従つて電源電圧 E_B が変化する場合は之に追従して接続中点 P_1 の電圧 V_p も変化する事が必要である。エミッタ抵抗器7に依る電圧降下は歪のない最大出力を得ると謂う点から好ましく

なく電源電圧 E_B が比較的低い場合はエミッタ抵抗器7の抵抗値 R_e は零として回路を構成せざるを得なく、この場合電源電圧 E_B の変動分

$$\Delta E_B = 2 \Delta V_p \quad \dots \quad (1)$$

即ち電源電圧 E_B が ΔE_B で上がった時又は下がった時接続中点 P_1 の電圧 V_p は $\frac{1}{2} \Delta E_B$ だけ上がるか又は下がる必要がある。

所で第1図の回路に於てはこの関係は帰還抵抗器8及び9の抵抗値 R_f 、バイアス素子6の抵抗値 R_c とする時

$$R_c h_{FE_3} = R_f + R_e (1 + h_{FE_3}) = R_f \quad \dots \quad (2)$$

(但し $R_e = 0 \Omega$ である)なる時のみ成立する事

になる。この(2)式は電源電圧 E_B の変動に依るトランジスタ X_3 の直流ベースエミッタ間電圧 V_{BE3} の変動を無視したが、実際にはこの影響もあり駆動用トランジスタ X_3 の h_{FE3} のバラツキ又は電源電圧 E_B の変動により帰還用抵抗器の抵抗値 R_f を調整する必要がある。更にこの R_f は(2)式で殆ど一次的に決定される為帰還回路としての安定化作用を損われ、例えはトランジスタ X_3 のベースエミッタ間電圧 V_{BE3} の特性に依る影響をも充分改善する事が出来ない。

本発明は斯る点に鑑み、差動増幅器を使用し、その一方の入力端子を、電源電圧の両端に配された分圧器の分割点に接続して互いに基準電圧を与え、他方の入力端子をトランジスタ X_1 , X_2 の接続中点 P_1 に接続し、電源電圧の分圧値より接続中点 P_1 の電圧 V_p がずれる時は差動増幅器の出力により駆動用のトランジスタ X_3 のベース電流が制御され、常に電源電圧 E_B と所定の関係にある電圧が接続中点 P_1 に得られる様にせんとするものである。以下本発明に依るブッシュブル增幅器の一例を第2図について説明しよう。第2図に於て第1図と対応する部分には同一符号を付し重複説明を省略する。

本例に於てはNPN型トランジスタ X_4 及び X_5 より成る差動増幅器 12 を設ける。この増幅器の12より成る差動増幅器 12 を設ける。この増幅器の12の両トランジスタ X_4 , X_5 のエミッタは互いに接続されて抵抗器 13 を通じて接地され、一方のトランジスタ X_5 のコレクタは抵抗器 14 を通じて電源端子 3 に接続される。このトランジスタ X_5 及び抵抗器 14 の接続中点より差動増幅器 2 の出力端子 15 が導出される。又電源端子 3 及び接地間に抵抗器 16 及び 17 の直列接続よりなる分圧器が接続される。その分圧点、即ち抵抗 16 及び 17 の接続中点 P_2 を差動増幅器 12 の一方の入力端子、図に於てはトランジスタ X_5 のベースに接続する。更に他方の入力端子即ちトランジスタ X_4 のベースを接続トランジスタ X_1 , X_2 の接続中点 P_1 に抵抗器 18 を通じて接続する。抵抗器 18 及びトランジスタ X_4 の接続中点を側路用コンデンサ 19 を通じて接地する。又この増幅器の出力端子 15 を帰還素子図に於てはダイオード 20 を通じて駆動用トランジスタ X_3 のベースに直列的に接続して之にベースバイアスを供給する。所で分圧器の分圧点 P_2 の電圧を所定値即ちトランジスタ X_1 , X_2 の接続点 P_1 の電圧と等しくな

る様に、この場合に於ては電源電圧 E_B の $\frac{1}{2}$ となる様に抵抗器 16 及び 17 の抵抗値を等しく選定する。

上述せる構成に依れば例えば電源電圧 E_B が低下したが之に応じてトランジスタ X_1 , X_2 の接続中点 P_1 の電圧 V_p が低下しない場合に於ては差動増幅器のトランジスタ X_4 が導通してトランジスタ X_5 が不導通状態となる。依つてこのトランジスタ X_5 のコレクタ電位が上昇し、之に依り駆動用トランジスタ X_3 のベース電位が上昇してこのトランジスタ X_3 のコレクタ電流が増加し、このコレクタ電位が低下する。依つて之と略々等しい電位に追従するトランジスタ X_1 , X_2 の接続中点 P_1 の電位も低下して、結局この点 P_1 の電位は点 P_2 の電位と等しくなる。逆に電源電圧 E_B が上昇するも、之に応じて点 P_1 の電圧 V_p が上昇しない場合に於ては、差動増幅器のトランジスタ X_5 が導通し、之に依りそのコレクタ電位が低下してトランジスタ X_3 に対するベース電流が減少し、このトランジスタ X_3 のコレクタ電位が上昇してトランジスタ X_1 , X_2 の接続中点 P_1 の電位も上昇してこの電圧 V_p は接続点 P_2 の電位と等しくなる。従つて電源電圧 E_B の変動に係わらずトランジスタ X_1 , X_2 の接続中点 V_p は電源電圧 E_B の $\frac{1}{2}$ に保持される。

又駆動用トランジスタ X_3 の h_{FE3} にバラツキがあつても V_p は所定の電圧となる。即ち例えばこのトランジスタ X_3 の h_{FE3} が高いものに代えられた時は之に依り当然このトランジスタ X_3 のコレクタ電流が増加し、このコレクタ電流が低下する。従つてトランジスタ X_2 のエミッタ電位即ち V_p が低下し之よりもトランジスタ X_5 のベース電位が高くなつて、このトランジスタ X_5 のコレクタ電流が増加し、このコレクタ電位が低下する。従つて駆動用トランジスタ X_3 に対するベース電流が小となる。この結果このトランジスタ X_3 のコレクタ電位が上昇して接続点 P_1 の電位 V_p が高くなり、高い h_{FE} のトランジスタ X_3 に基づく不平衡を補正する事が出来る。逆に h_{FE} の小さいトランジスタを使用した場合も上述と逆の動作をして h_{FE} のバラツキの補正がなされる。

所で差動増幅器 12 のトランジスタ X_3 の飽和及び遮断の条件から駆動用トランジスタ X_3 の h_{FE} に要求される条件を求めて見ると

5

$$\frac{Z_f + R_s}{2 R_c} \left\{ 1 + \frac{V_{BE_3} - 2V_{BE_1}}{E_B - V_{BE_3}} \right\} \geq h_{FE} \geq \frac{Z_f}{R_c}$$

6

$$\left\{ 1 + \frac{2(V_{BE_5} + V_{BE_3} - V_{BE_1})}{2(V_{BE_5} + V_{BE_3})} \right\} \quad \dots \dots \quad (3)$$

となる。茲で Z_f は帰還回路 20 の抵抗値、 R_s は抵抗器 14 の抵抗値、 R_c は抵抗器 6 の抵抗値、 i_O 位が低下しても上述した様にそのエミッタ電位より V_{BE_1} 、 V_{BE_3} 、 V_{BE_5} は夫々トランジスタ X_1 、 X_3 、 X_5 のベースエミッタ間直流電圧である。例えれば $E_B = 6V$ 、 $V_{BE_3} = V_{BE_5} = 0.7V$ 、 $V_{BE_1} = 0.2V$ とすると h_{FE} の値としては約 4 倍となる。

上述せる様に第 2 図に示す本発明増幅器に依れば分圧抵抗器 16、 17 の抵抗値が電源電圧 E_B の変動により変化しなければ、 又差動増幅器 12 が飽和及び遮断が起らぬ範囲内に於てその他他の抵抗器の抵抗値或はトランジスタの h_{FE} 、 ベースエミッタ間直流電圧降下 V_{BE} 等が変化しても接続中点 P_1 の電圧 V_P は常に電源電圧 E_B の $\frac{1}{2}$ に保持される。即ち歪を伴わぬ最大の出力を得ることができる。然もこの為に何等調整を必要としない。

更にトランジスタ X_1 、 X_2 を除く他のトランジスタ $X_3 \sim X_5$ その他を例えれば半導体集積回路にて構成する場合に於ては全てトランジスタを同一の導電型式の N-T-N 型トランジスタのみにて構成する事が出来、 共通の半導体基板上に、 同一特性の複数のトランジスタを極めて簡単に構成する事が出来る。尚帰還素子 20 としてはダイオードの他に抵抗器又は之等の組合せを使用することもでき、 更には例えばトランジスタ等の能動素子を使用する事も出来る。例えば第 3 図に示す様に差動増幅器 12 の出力端子 15 を帰還用トランジスタ X_6 のベースに接続し、 このトランジスタ X_6 のコレクタを抵抗器 21 を通じて電源端子 3 に接続し、 エミッタをエミッタ抵抗器 22 及び 40 を通じて接地し、 この抵抗器 22 及び 40 の接続中点を抵抗器 23 を通じて駆動用トランジスタ X_3 のベースに接続してもよい。

所でトランジスタ X_5 のコレクタ電位はそのエミッタ電位よりも低くなり得ない。従つて電源電圧 E_B が高い時又駆動用トランジスタ X_3 の h_{FE} が低い時は、 トランジスタ X_5 のコレクタ電位はそのエミッタ電位よりも高くなる。従つて電源電圧 E_B が高くなると、 トランジスタ X_5 のコレクタ電位はそのエミッタ電位よりも高くなる。従つて電源電圧 E_B が高くなると、 トランジスタ X_5 のコレクタ電位はそのエミッタ電位よりも高くなる。

が大である時は、 トランジスタ X_5 のコレクタ電位は低くない為、 之の駆動用トランジスタ X_3 に対するベース電流を減少制御するには限度がある。即ちトランジスタ X_5 は饱和状態に於てもトランジスタ X_3 の高い h_{FE} のバラツキを補正する為にベースバイアス電流を充分小さくする事が出来ない。この為接続中点 P_1 の電圧 V_P も所定値とならなくなる懼れがある。この時の h_{FE} と電源電圧 E_B との関係は(3)式に於ける右側の図線に対応する。従つて電源電圧 E_B が一定であると h_{FE} はある値以下である事が必要である。逆に h_{FE} を一定とすると電源電圧 E_B はある値以下である事が必要である。

又逆に電源電圧が低くて駆動用トランジスタ X_3 の h_{FE} が小さい場合に於てはトランジスタ X_5 のコレクタ電位は高くしても電源電圧 E_B よりも高くなり得ない。この為駆動用トランジスタ X_3 に対するベースバイアス電流が不足し、 トランジスタ X_1 、 X_2 の接続中点 P_1 の電圧 V_P を電源電圧 E_B の $\frac{1}{2}$ にする事が出来なくなる。(3)式の左側はこの関係を示したものである。之等トランジスタ X_3 の飽和遮断による制限を、 電源電圧 E_B に対して h_{FE} の変化を示すと第 4 図の様になる。茲で曲線 24、 25 は夫々トランジスタ X_5 が飽和となる限界及び遮断状態となる限界を夫々示す。従つて第 2 図に示した回路に於ては電源電圧の変動に対し、 又駆動用トランジスタ X_3 の h_{FE} のバラツキに対して補正できる範囲は斜線で施した部分に限られる事になる。

この範囲を拡大するには次の様にすればよい。即ち帰還用インピーダンス素子 20 及び駆動用トランジスタ X_3 間の接続点と接地との間にトランジスタ X_7 を配してこのトランジスタ X_7 にて駆動用トランジスタ X_3 の h_{FE} のバラツキに拘わらずにそのコレクタ電流が常に一定となる様に補助する。例えば第 5 図はその一例を示すものであ

7

8

り、第2図と対応する部分には同一符号を付し重複説明を省略するも、本例に於ては帰還用インピーダンス素子20と駆動用トランジスタX₃のベースとの間に抵抗器26を介挿し、この帰還用インピーダンス素子20及び抵抗器26の接続中点を分流用トランジスタX₇のコレクタ及びエミッタを通じて接地する。このトランジスタX₇のベースを定電流源に接続する。図に於てはこの定電流源として駆動用トランジスタX₃の更に前段のトランジスタをパートン回路構成とし、之より得る様にした場合である。即ちトランジスタX₈及びX₉を設け、トランジスタX₈のベースを入力端子4に接続し、エミッタを接地し、コレクタを電源端子3に抵抗器27を通じて接続すると共にトランジスタX₉のベースに直結し、このトランジスタX₉のエミッタを抵抗器28を通じて接地すると共に抵抗器29を通じてトランジスタX₈、

*のベースに接続、コレクタを抵抗器 30を通じて電源端子 3 に接続すると共に結合コンデンサ 31を通じて駆動用トランジスタ X_3 のベースに接続する。抵抗器 28 と並列にコンデンサ 32 を接続し、この抵抗器 28, 29 の接続中点を高抵抗値の抵抗器 33 を通じてトランジスタ X_7 のベースに接続する。尚 34 はトランジスタ X_7 のエミッタ抵抗器である。

今トランジスタ X_3 , X_7 の関連部分を抜出して
 第6図に示す。同図に於てトランジスタ X_7 のコレクタ電位を E_{B_2} とし、トランジスタ X_3 , X_7 のベースエミッタ間電圧を夫々 V_{BE} 、トランジスタ X_3 のコレクタ電流を i_C 、ベース電流を i_2 、このトランジスタ X_7 のベース電流即ち定電流源35より供給される電流を i_1 、抵抗器20の抵抗値を R_1 、抵抗器26の抵抗値を R_2 と夫々する時

$$i_2 = \frac{E_B - V_{BE} - R_1 i_1}{R_1 + R_2} h_{FE} \quad \dots \dots \dots (4)$$

$$i_C = \frac{E_{B_2} - V_{BE} - R_{L11} h_{FE_7}}{R_1 + R_2} \times h_{FE_3} \quad \dots \dots \dots (5)$$

尚トランジスタ X_3 , X_7 は特性の等しいものとする。各 X_3 のコレクタ電流の i_C の変化 Δi_C は(5)式を従つて h_{FE_3} 及び h_{FE_7} は互いに等しく之を h_{FE} h_{FE} について偏微分して
とするときは h_{FE} のバラツキに依るトランジスタ

$$\Delta i_O = \frac{EB_2 - V_{BE} - 2R_1 i_{11} h_{FE}}{R_1 + R_2} \times \Delta h_{FE} \quad \dots \dots \dots (6)$$

となる。従つて

EB - V_{BE} = 2 R₁₁₁ h_{FE} の時即ち定電流源
3.5より供給される電流

$i_1 = \frac{EB - V_{BE}}{2R_1 h_{FE}}$ の時 h_{FE} のバラツキに係わら

すいCは一定となる。

尚トランジスタ X_8 , X_9 を図の様に接続した時はトランジスタ X_9 のエミッタ電位は略々定電圧であり、抵抗器 $3\ 3$ が高抵抗値であり、定電流 i_1 が得られる。

駆動用トランジスタ X の h_{FE} が高い場合にトランジスタ X は一定値に保たれ、

35 ランジスタ X_7 の h_{FE} が高ければトランジスタ X_5 のコレクタ電位が低下した時トランジスタ X_1 に分流される電流が増加してトランジスタ X_3 のベース電流を充分小さくする事が出来る。之は特にトランジスタ X_3 及び X_7 を同一の半導体基体上に固定回路として形成することにより両者の h_{FE} を容易に揃える事が出来上述せる条件を容易に満足する事になる。

上述した様に駆動用トランジスタ X_3 に於ける
ヒューズのバラツキはトランジスタ X_7 に於いて補正

依つて第2図に於いては駆動用トランジスタ X_3 の h_{FE} のバラツキを差動増幅器 12にて補正したが、その必要がない。この為差動増幅器 12に於いては電源電圧 E_B の変動のみを補正すれば良く、それ丈電源電圧の変動に対して広い範囲に亘つて点 P_1 の電圧 V_p を補正する事が出来る、則ち電源電圧 E_B の広範囲に亘る変動に対して接続的 P_1 の電圧 V_p を電源電圧 E_B の $\frac{1}{2}$ に保持する事が出来る。

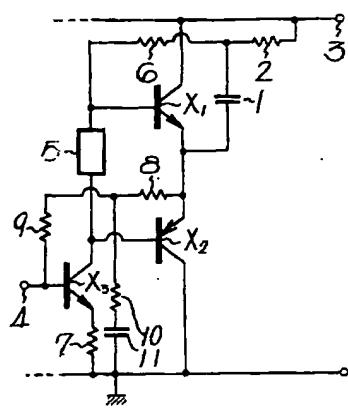
尚上述に於いてトランジスタ X_1 を使用して h_{FE} のバラツキを補償したが例えはトランジスタ X_3 の h_{FE} が高く電源電圧が高い場合に於いては、トランジスタ X_1 の代わりに可変抵抗器を使用して、トランジスタ X_3 に対するベース電流の一部を分流して補償する事もできる。この場合に於

いてはトランジスタ X_3 の h_{FE} のバラツキに応じてトランジスタ X_1 の代わりに挿入した可変抵抗器を調整補正する必要がある。第5図に示した回路に依ればその様な調整は必要としない。

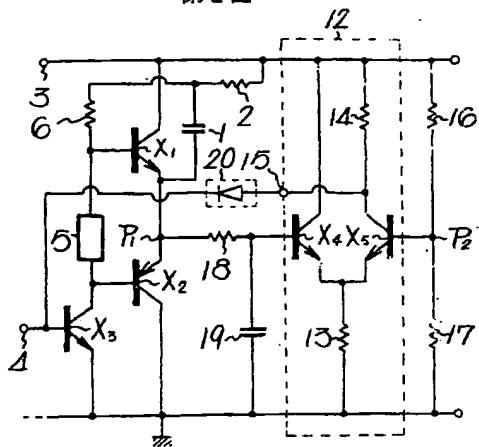
5 特許請求の範囲

1 2個の出力トランジスタを互いに順方向に直列接続して、電源の両端に接続し、該2個のトランジスタの接続中点を差動増幅器の一方の入力端子に接続し、該差動増幅器の他方の入力端子を上記電源の両端に接続された分圧器の分圧点に接続し、該差動増幅器の出力端を上記出力トランジスタに対する駆動用トランジスタのベースに直流的に接続してこのトランジスタにベース電流を供給する様にした事を特徴とするシングルエンディットブッシュブル増幅器。

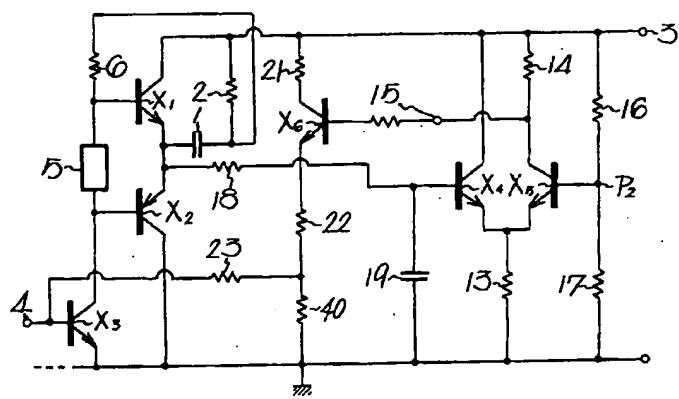
第1図



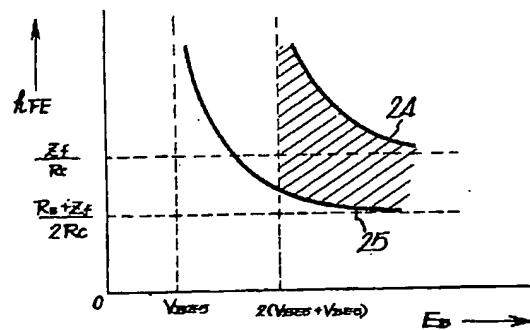
第2図



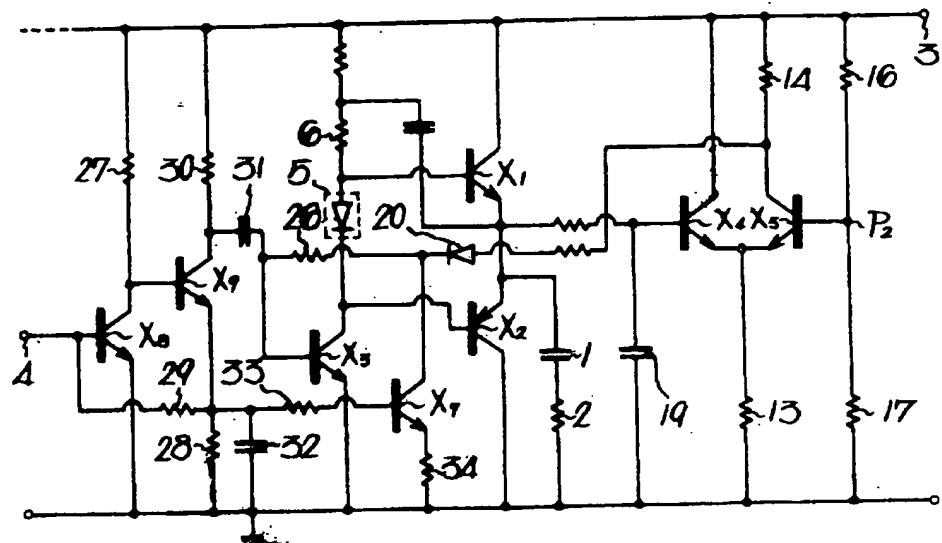
第3図



第4図



第5図



第6図

